

УДК 381.3

**ПРОЕКТУВАННЯ АНАЛОГО – ЦИФРОВОГО ПЕРЕТВОРЮВАЧА
ДЛЯ СИСТЕМИ ШВИДКІСНОГО ЗБОРУ ДАНИХ**

БЕВЗ В.П.

Інститут металофізики ім. Г.В. Курдюмова

САВІСЬКО А.В., СВІТЛИЧНИЙ Є.О.

Київський національний університет технологій та дизайну

Здійснено опис стадій розробки аналого-цифрового перетворювача для системи швидкісного збору даних. У середовищі Proteus виконано проектування принципової схеми пристрою та розроблено відповідну печатну плату. На базі розробленої схеми виконано монтаж пристрою

Сучасна експериментальна фізика працює з надзвичайно широким класом просторових та часових характеристик – від наносекунд до діб, від ангстрем до кілометрів і т.д. Зрозуміло, що розробка універсальних систем збору даних, що дозволяють знімати дані про поведінку навіть окремих атомів, про процеси, що протікають надзвичайно швидко, ставлять в основу будь-якої експериментальної установки елементи, що забезпечують коректну взаємодію з ПК. Така взаємодія втілюється на апаратно-програмному рівні, в отриманні даних з датчиків, їх обробці, з одного боку, та контролю за процесом експерименту за допомогою ПК, з іншого.

Постановка завдання

Відповідно до потреб конкретного фізичного експерименту у лабораторії Інституту металофізик НАНУ, що займається вивченням поведінки матеріалів під дією ударної хвилі, було сформульовано технічне завдання на проектування плати аналого-цифрового перетворення. Основний акцент було зроблено на високу швидкість фізичних явищ, що мають місце у перші миті після того, як зразок було піддано зовнішньому впливу. Звичайно, система збору даних повинна мати елементну базу, яка забезпечуватиме високу швидкість зчитування та запису даних [1].

Тому, технічні вимоги до аналогово-цифрового перетворювача були визначені наступним чином: амплітуда 0 – 1 мВ (можливо <<+>> та <<->>) та наявність дільника (1:10, 1:100, 1:1000, 1:10000); кількість вхідних каналів – 2, розрядність – не менше 12 розрядів; час вибірки не більше 10 мкс.; вхідний опір не менше 10 кОм.; періодичність зчитування та запису даних 1 мкс – 1 сек.; зміна константи часу 1 мкс – 1 сек.; запуск запису – (а) від зовнішнього датчика, замикання контакту чи імпульсу; (б) з використанням ручного режиму.

Прилад повинен бути компактних розмірів (для зручного транспортування та використання з ноутбуком). Як порт виходу на комп'ютер передбачається використовувати RS-232, з подальшим вдосконаленням та використанням USB порту.

Схематично, задачі, що повинен виконувати АЦП, можна зобразити наступним чином (рис. 1).

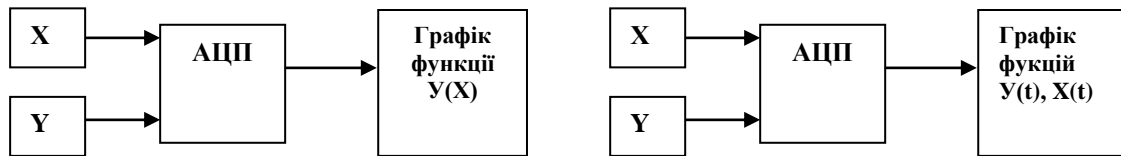


Рис. 1. Схема роботи спеціалізованого АЦП

Розробка пристрою

Процедура розробки АЦП була реалізована у декілька етапів. На першому з них було опрацьовано великий обсяг матеріал, представлених на сайтах різних компаній, для того щоб визначитися з елементною базою пристрою. Елементи АЦП обиралися з намаганням максимально дотриматися вимог замовників.

Згідно з поставленим технічним завданням було обрано наступні базові елементи: мікроконтролер AVR AT90S2313 [2] і мікросхема АЦП ADS7818 [3]. AT90S2313 є 8-ми розрядним CMOS мікроконтролером, з низьким енергоспоживанням. Він ґрунтується на вдосконаленій AVR RISC архітектурі. Завдяки виконанню високопродуктивних інструкцій за один період тактового сигналу, AT90S2313 досягає продуктивності, що прямує до 1 MIPS на МГц, забезпечуючи для розробника можливість оптимізувати рівень енергоспоживання. AVR AT90S2313 підтримується повним набором програм і пакетів для розробки, включаючи компілятори C, макроасемблери, стимулятори програм, внутрішньо схемні емулятори і набори для макетування.

АЦП ADS7818 є високошвидкісним послідовним 12-розрядним АЦП з внутрішньою вибіркою і збереженням та джерелом опорної напруги. Час перетворення 1,625 мкс.

На наступному кроці було виконано проектування нашої системи у середовищі Proteus. Програма Proteus дозволяє в повному циклі розробляти схеми електронних пристроїв і моделювати їх. Proteus дозволяє реалістично моделювати ряд мікроконтролерів AVR, ARM7, Motorola HC11 та інші, а також всю схему у котрій вони працюють. Також, Proteus має дуже потужні підключені бібліотеки та велику кількість прикладів, що показують можливості використання його можливостей.

Підпрограма ISIS призначена для виконання принципів схем будь-якої складності та подальшої їх перевірки за допомогою емулятора, який входить до складу програми. На рис. 2 приведено принципову схему розробленого АЦП, виконану в середовищі Proteus.

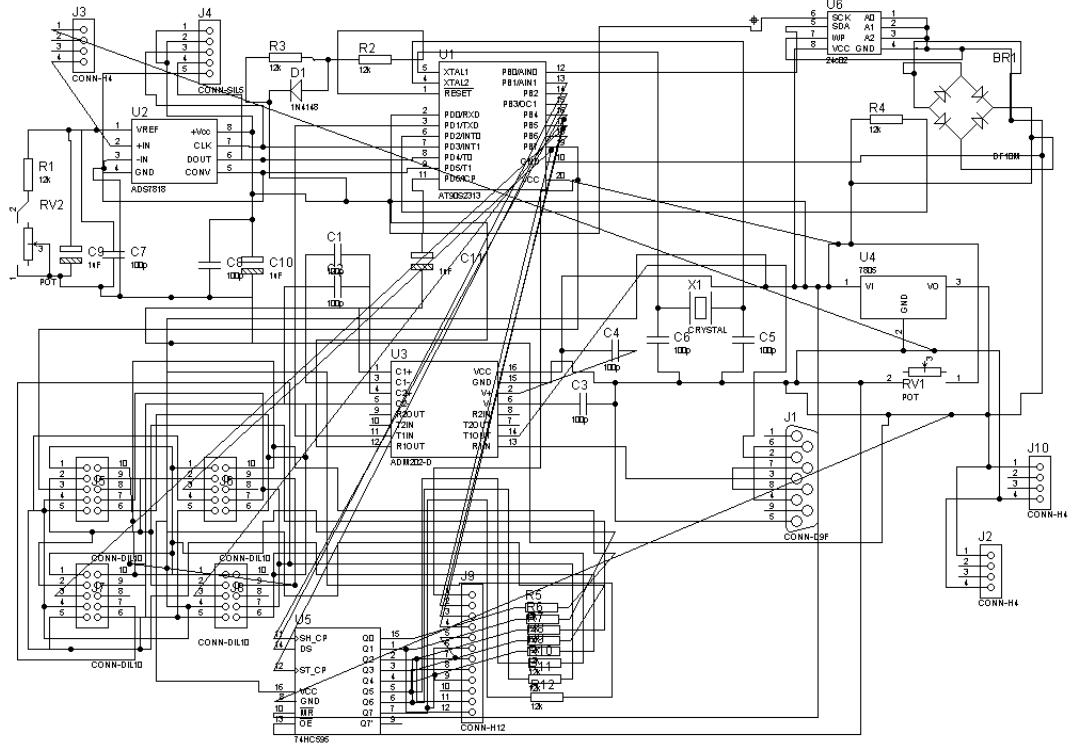


Рис. 2. Умовна схема розробленої плати

Підпрограма ARES дозволяє автоматично розводити доріжки та автоматично розміщувати елементів схеми на друкованій платі. Тактовий сигнал і сигнал скидання формуються за схемою, типовою для всіх мікроконтролерів AVR [4].

На рис. 3 приведено печатну плату розробленого пристрою.

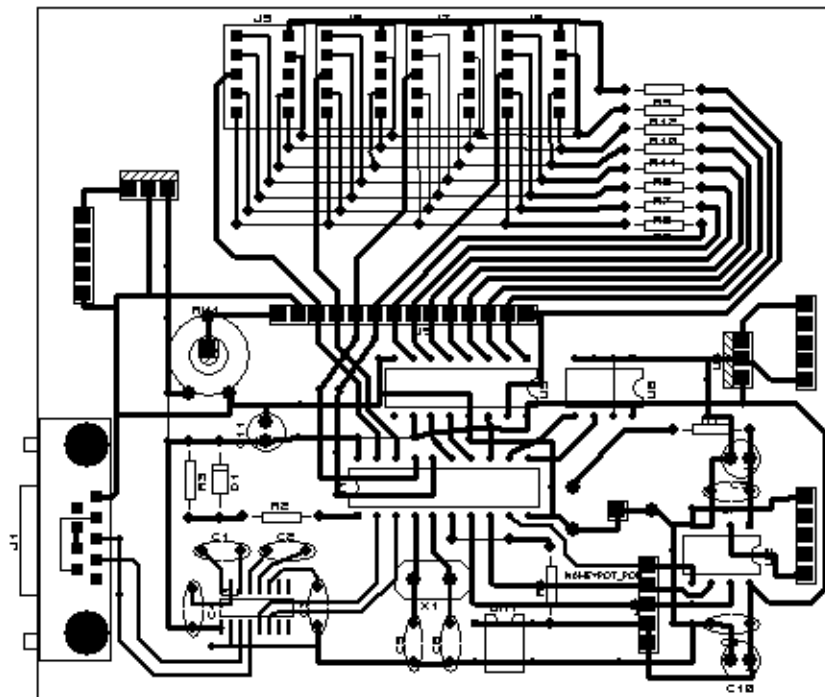


Рис. 3. Печатна плата розробленого пристрою

Надалі планується створити програмне забезпечення для реалізації мікропроцесорного управління даним пристроєм.

Висновки

Спроектований пристрій для швидкісного аналого-цифрового перетворення є економічним варіантом, що може застосовуватися у процесі експериментальних досліджень дифузійно-контрольованих процесів, максимально відповідаючи умовам реального явища.

ЛІТЕРАТУРА

1. Уолт Кестер, Джеймс Брайнт, Аналого-цифровые преобразователи для задач цифровой обработки сигналов. Глава 3. – с. 39.
2. AT 90S2313. Data Sheets, Atmel, <http://www.atmel.com>.
3. ADS 7818. Data Sheets, Analog Devices, <http://www.analog.com>.
4. Трамперт В. Измерение, управление и регулирование с помощью AVR–микроконтроллеров. – МК–Пресс, –К.: – 2006. – 200 с.